







命令列		コメント
ADD	D1, D2	#D1+D2→D2
LSR	D3, D2	#D2 (D3) bit shift-right→D2

$\pi^0 \pi^0$	$\pi^0 \pi^1$	$\pi^0 \pi^2$	$\pi^0 \pi^3$	$\pi^0 \pi^4$	$\pi^0 \pi^5$	$\pi^0 \pi^6$	$\pi^0 \pi^7$
ID=1	ID=1	ID=4	ID=4	ID=4	ID=0	ID=0	ID=0

(a) FPGA 1 D1, D2, D3 #D1+D2 (D3)bit shift-right→D2

図6

(b) ADD D1, D2 #D1+D2→D2

LSR D3, D2 #D2 (D3)bit shift-right→D2

FPGAend #代替命令終了

F命令と代替命令とが混在した記述

FPGA 0 D1, D2, D3(addr) #D1+D2 (D3)bit shift-right→D2

#F命令を実行する場合は(addr)に飛ぶ

図7

ADD D1, D2 #D1+D2→D2                      ここから代替命令

LSR D3, D2 #D2 (D3)bit shift-right→D2    ここまで代替命令

(次の命令) #ここが(addr)で示される番地

ADD D1, D2 #D1+D2→D2  
 LSR D3, D2 #D2 (D3)bit shift-right→D2

図8

ID	命令列	対応する構成データ	バンク数
----	-----	-----------	------

図9

1	ADD D1, D2 LSR D3, D2	対応する構成データ	1
---	--------------------------	-----------	---

図10





